___ ПРИМЕНЕНИЕ ВЫЧИСЛИТЕЛЬНОЙ ____ ТЕХНИКИ В ЭКСПЕРИМЕНТЕ

УДК 539.1.07

СИСТЕМА НАКАМЕРНОЙ ЭЛЕКТРОНИКИ НА ОСНОВЕ МОДУЛЯ МТ-48 ДЛЯ БЕСТРИГГЕРНОГО РЕЖИМА РАБОТЫ ТОМОГРАФА НА КОСМИЧЕСКИХ МЮОНАХ

© 2016 г. Н. И. Божко, А. Н. Исаев, А. С. Кожин, И. С. Плотников, В. А. Сенько, М. М. Солдатов, Н. А. Шаланда, В. И. Якимчук

ГНЦ РФ "Институт физики высоких энергий" Национального исследовательского центра "Курчатовский институт" Россия, 142281, Протвино Московской обл., пл. Науки, 1 *E-mail: yakimchuk@ihep.ru* Поступила в редакцию 15.10.2015 г.

Описана система накамерной электроники мюонного томографа: 48-канальный регистрирующий модуль МТ-48 и разветвитель сигналов канала управления РМТ-48. Приведена организация сбора информации установки "Мюонный томограф".

DOI: 10.7868/S0032816216060148

1. ВВЕДЕНИЕ

В ГНЦ ИФВЭ в рамках контрактов с ГК "Росатом" создан прототип мюонного томографа на космическом излучении с чувствительной площадью 3 × 3 м² [1]. Система сбора данных и управления томографа реализована в стандарте VME-9U. Создан первичный набор программного обеспечения и выполнен начальный цикл экспериментальных исследований, которые убедительно подтвердили эффективность применения метода мюонной томографии на космическом излучении для обнаружения скрытых плотных объектов (уран, свинец) в менее плотной среде (воздух, вода, кварцевый песок).

Описываемый прототип мюонного томографа, получивший название МиТото-3, был оснащен электроникой, которая построена по характерному для экспериментальных установок ИФВЭ принципу: цифровая часть аппаратуры расположена в отдельно стоящей стойке, к которой от детектора тянется большое количество кабелей. Однако такое построение электроники не оптимально для использования в реальном мюонном томографе. Поэтому возникла потребность в создании специализированной накамерной электроники, которая должна удовлетворять следующим основным требованиям: компактные размеры, максимальные быстродействие и надежность, низкие энергопотребление и стоимость, оптимальная компоновка в объеме томографа, при которой обеспечивается минимальное количество кабелей.

2. ОБЗОР И ВЫБОР ВАРИАНТА ЦИФРОВОЙ Накамерной электроники трековых детекторов для установки мюонной томографии

Установка МиТото-3 состоит из восьми модулей размером 3 × 3 м дрейфовых трубок. Четыре модуля имеют трубки вдоль оси X и четыре вдоль оси Y. Модуль состоит из трех слоев трубок, на каждые 24 трубки устанавливается сигнальная печатная плата, имеющая три разъема, по восемь каналов в каждом. С разъемов сигнальных плат импульсы с дрейфовых трубок подаются на усилители-формирователи. В одном модуле 12 таких плат, содержащих $24 \cdot 12 = 288$ каналов. В восьми модулях детектора соответственно $288 \cdot 8 =$ = 2304 канала.

Электроника съема данных с дрейфовых трубок должна содержать:

- усилители-формирователи;

 времяцифровые преобразователи (в.ц.п.) для измерения интервала времени от стартового сигнала до момента прихода входных сигналов;

– интерфейс передачи данных в компьютер;

- узел синхронизации.

Исходя из этого, возможны следующие варианты организации накамерной электроники:

 платы, располагающиеся на детекторе и включающие в себя усилители-формирователи, в.ц.п., интерфейс передачи данных в компьютер и внешний общий узел синхронизации;

2) отдельные усилители-формирователи, соединяющиеся короткими кабелями с располо-



Рис. 1. Структурная схема блока МТ-48. $Y_1 - Y_{48}$ – усилители-формирователи; $\Pi_0 - \Pi_6$ – приемники; Y4 – умножитель частоты; A – логический блок; $T_1 - T_6$ – формирователи тестовых сигналов; H – контроллер USB; IIAII – цифроаналоговые преобразователи.

женной рядом платой, содержащей в.ц.п., интерфейс передачи данных в компьютер и узел синхронизации;

 платы с усилителями-формирователями, в.ц.п., соединенные шиной синхронизации и передачи данных с платой, совмещающей интерфейс передачи данных в компьютер и узел синхронизации.

Построение плат накамерной электроники во многом определяется конструкцией томографа. При этом на одной отдельной накамерной плате возможны следующие варианты числа каналов: $24 \cdot 1 = 24$; $24 \cdot 2 = 48$; $24 \cdot 4 = 96$; $24 \cdot 5 = 120$; $24 \cdot 6 = 144$; $24 \cdot 8 = 192$. Описываемый модуль накамерной электроники обслуживает 48 каналов томографа и реализован по первому принципу. Выбор первого варианта построения модуля накамерной электроники был сделан исходя из следующего:

 отсутствие соединительных кабелей между сигнальными платами томографа и платами накамерной электроники;

 конструкция томографа подготовлена для размещения 48-канальных модулей.

В качестве скоростного последовательного интерфейса, обеспечивающего связь регистрирующей электроники с компьютером, был выбран USB2.0 (480 Мбит/с) благодаря простоте его построения, надежности передачи данных с высокой скоростью, привлекательной цене. Есть и существенное ограничение — длина кабеля от конечного USB-устройства до хаба (hub) USB не должна превышать 5 м. USB hub — это концентратор USB-портов. Эти устройства позволяют, с одной стороны, увеличить число USB-портов в системе, а с другой — удлиняют линию. Число хабов в цепочке не должно быть больше пяти. Таким образом, приемный компьютер может располагаться на расстоянии ≤30 м до конечного USBустройства. Передача данных на сравнительно далекое расстояние (к месту оператора) осуществляется по Ethernet.

Микросхемы для USB производят многие фирмы-изготовители, поэтому выбор микросхем был достаточно субъективен. Для представляемого модуля был выбран контроллер СҮ768001 [2] фирмы Cyprees.

3. МОДУЛЬ МТ-48

Модуль МТ-48, структурная схема которого приведена на рис. 1, содержит 48 каналов усилителей-формирователей Y_1-Y_{48} , приемники $\Pi_0 \Pi_6$, умножитель частоты УЧ, логический блок A, узел синхронизации УС, дополнительный (49-й) входной канал, семь цифроаналоговых преобразователей и контроллер USB U.

Усилитель-формирователь построен на основе операционного усилителя и компаратора (рис. 2).



Рис. 2. Схема усилителя для одного из каналов.

Чувствительность усилителя находится в пределах 0.4–2 мкА.

В качестве операционного усилителя выбрана интегральная схема LMH6624 фирмы National Semiconductor с малым уровнем шума, $0.92 \text{ HB}/\sqrt{\Gamma \mu}$, полосой единичного усиления 1500 МГц, напряжением питания $\pm (2.5-5.0)$ В. Для уменьшения размеров печатной платы усилителей выбран корпус усилителя SOT23-5. Усилитель выполнен по схеме инвертирующего включения с коэффициентом усиления $K_u = 100$ и имеет защитную цепочку на входе, состоящую из диодной сборки BAV99 и резистора 10 Ом. Эта цепь ограничивает амплитуду входного сигнала на уровне ± 0.8 В.

После усилителя включен *RC*–*CR*-фильтр для формирования выходного сигнала. Усиленный сигнал поступает на компаратор, выполненный на интегральной схеме ADCMP604 и имеющий LVDS-выходы. Напряжение питания компаратора 3.3–5 В. На инвертирующий вход компаратора подается сигнал положительной полярности, а на



Рис. 3. Сигнал на входе усилителя (1), сигнал на входе компаратора без емкости (2) и с емкостью 0.3 п Φ (3). Масштаб шкалы времени – 40 нс/деление.

другой вход — регулируемое опорное напряжение. Минимальное пороговое напряжение 16 мВ обеспечивает чувствительность усилителя 0.4 мкА по входу.

На рис. 3 приведены осциллограммы сигналов на входе усилителя (кривая 1), на входе компаратора с конденсатором обратной связи (кривая 3) и без него (кривая 2). Видно, что конденсатор обратной связи емкостью $0.3 \, \mathrm{n}\Phi$ очень сильно влияет на форму сигнала и на задержку. А если учесть, что номинал конденсатора находится на уровне паразитных емкостей печатной платы, а производственный разброс номинала достаточно высок, следует ожидать относительно большого разброса задержек в каналах.

Рис. 4 показывает разницу задержек в различных каналах некоторых плат МТ-48.

Порог чувствительности усилителя можно регулировать как вручную — расположенными на печатной плате потенциометрами, так и автоматически — заданием компьютером нужных кодов в шести цифроаналоговых преобразователях ЦАП, каждый из которых регулирует пороги группы из восьми усилителей. Переключение



Рис. 4. Зависимость задержки сигнала от амплитуды входного сигнала для некоторых плат МТ-48.



Рис. 5. Структурная схема времяцифрового преобразователя модуля МТ-48.

между этими двумя режимами регулировки осуществляется с помощью джампера (перемычки) на плате. Напряжение с него через индивидуальные делители (с коэффициентом деления ~40) с фильтрующим конденсатором в каждом канале подается как пороговое напряжение на неинвертирующие входы компаратора. Предусмотрена возможность подачи на вход усилителя тестового сигнала переменной амплитуды.

Логический блок реализован на микросхеме фирмы ALTERA типа EP1K100QC208 и включает в себя 49-канальный в.ц.п. с буферной памятью, интерфейс с USB-контроллером, SPI-интерфейсы с цифроаналоговыми преобразователями и регистры масок. Для передачи сигналов с усилителейформирователей в микросхему ЕР1К100ОС208 в качестве приемников выбраны 8-канальные микросхемы SN65LVDT388А. Контроллер USB на основе микросхемы СҮ7С68001 обеспечивает передачу информации из буферной памяти логического блока в компьютер, а также установочных кодов из компьютера для ЦАП и регистра маски. Для синхронизации работы в.ц.п. используются сигналы канала управления, которые поступают с модуля синхронизации РМТ-48, предназначенного для выработки и разветвления этих сигналов от компьютера на все 48 модулей МТ-48 томографа в уровнях LVDS.

49-й канал в.ц.п. служит для приема сигнала *Репер* для измерения времени прихода либо внешнего цифрового сигнала от компьютера, либо внешнего сигнала *Трг* от триггерной системы, приходящего по каналу управления, либо сигнала *Тест* во время тестирования. Время прихода сигналов с детектора измеряется по сигналу, доставляемому по каналу управления ко всем подключенным платам. Частота этого сигнала 25 МГц с помощью умножителя частоты преобразуется в частоту 125 МГц.

Времяцифровой преобразователь (рис. 5) осуществляет регистрацию входных сигналов в бестриггерном режиме и занесение данных в буферную память типа FIFO, емкость которой составляет 32 Кбит. Организация FIFO – 1К 32-разрядных слов. Регистрация входных сигналов разрешается внешним сигналом *Прием*. При этом снимается сигнал сброса с 21-разрядного счетчика времени, и он начинает считать импульсы опорной частоты 125 МГц. Переполнение этого счетчика происходит за время одного временного окна, что составляет ~16 мс, при этом вырабатывается сигнал, который подается на счетчик временных окон, имеющий восемь двоичных разрядов.

Приходящий с детектора входной сигнал поступает на одновибратор с временем выдержки от 750 до 1000 нс, который задает мертвое время в канале для фильтрации срабатываний от вторичных сигналов, возникающих в трубке от той же частицы. Канал также не принимает данные, пока информация с него не будет перенесена в память FIFO.

На рис. 6 приведена структурная схема одного из каналов регистрации. Выходной сигнал одновибратора подается в нониусную часть канала, состоящую из восьми элементов задержки по ~1 нс и восьми соединенных с ними триггеров, образующих нониусный регистр. Каждый такт опорной частоты с периодом 8 нс фиксирует разницу между временами прихода фронта входного сигнала и положительного фронта опорной частоты в виде кода последовательного заполнения.

Из этого восьмиразрядного кода вычисляются три двоичных разряда нониуса, что вместе с 21-разрядным значением текущего счетчика времени образует бинарный 24-разрядный код времени, который заносится в сдвиговый регистр данного канала. В этом регистре код времени события ожидает очереди на вычитывание в выходную память типа FIFO. Таким образом формируется значение времени регистрации входного сигнала с дискретностью ~1 нс в диапазоне 2²⁴ нс относительно сигнала начала регистрации *Прием*.

Для минимизации дифференциальной нелинейности элементы задержек и соответствующие им триггеры располагаются в одном и том же локальном логическом блоке (LAB), а элемент за-



Рис. 6. Структурная схема одного из каналов регистрации.

держки и соответствующий ему триггер помещены в один логический элемент (LE) микросхемы EP1K100QC208.

Появление ненулевой информации в нониусном регистре (не все разряды нониусного регистра находятся в нулевом состоянии) приводит к установке триггера флага сработавшего канала, который синхронизирует запись данных в сдвиговый регистр и интерпретируется как требование на вычитывание. Флаги всех сработавших каналов приходят в узел синхронизации переноса данных из сдвиговых регистров в память FIFO, где фиксируются в регистре и кодируются приоритетным шифратором, определяющим очередность вычитывания данных из сработавших каналов. Канал со старшим номером будет считан первым. Время обработки одного канала составляет 232 нс.

В информационном слове данных 24 разряда отводится для измеренного времени прихода входных сигналов и 6 разрядов — для номера сработавшего канала. Полученная информация со всех плат МТ-48 передается по USB-шине с помощью хабов в компьютер. Формат информационного пакета приведен в табл. 1.

При записи по USB в MT-48 передается пакет из одиннадцати 16-разрядных слов, в которых в первых семи словах содержатся данные для семи ЦАП, расположенных на плате. В последующих четырех словах передается маска каналов. Формат передаваемых данных указан в табл. 2.

При включении питания все разряды всех регистров устанавливаются в ноль. В *ЦАП* записывается код, соответствующий выходному напряжению ~1 В, что задает порог принимаемых сигналов примерно 1 мкА. Прием сигналов будет запрещен отсутствием сигнала *Прием*. Для начала работы платы следует установить оптимальные пороги во все платы.

1.																	
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16		
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		
1	0	0	0	0	0	0	0	Номер временного окна									
0	0	Номер канала 1							Время прихода сигнала 1 от начала сигнала Прием								
0	0 Номер канала 2							Время прихода сигнала 2 от начала сигнала Прием									
0 0 Номер канала <i>N</i>						Время прихода сигнала N от начала сигнала Прием											
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		
0	0	ro	wo	em	wf	Число слов в FIFO											
Время прихода сигнала 1 от начала сигнала Прием																	
					-	Время прихода сигнала 2 от начала сигнала Прием											
				Время	я прих	ода сиг	тала 2	от нач	ала си	гнала <i>I</i>	Трием						
	31 1 1 0 0 0 15 1 0	$\begin{array}{c ccccccccccccccccccccccccccccccccccc$	$\begin{array}{c ccccccccccccccccccccccccccccccccccc$	31 30 29 28 1 1 1 1 1 0 0 0 0 0 - - 0 0 - - 0 0 - - 15 14 13 12 1 1 1 - 0 0 - - 0 0 - -	31 30 29 28 27 1 1 1 1 1 1 0 0 0 0 0 0 0 Homep H 0 0 Homep K 15 14 13 12 11 1 1 1 1 1 0 0 ro wo em	31 30 29 28 27 26 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 Homep канала 0 0 Homep канала 0 0 Homep канала 15 14 13 12 11 10 1 1 1 1 1 1 0 0 ro wo em wf	31 30 29 28 27 26 25 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 Homep канала 2 Homep канала 2 Homep канала 3 15 14 13 12 11 10 9 1 1 1 1 1 1 1 0 0 ro wo em wf More P канала 2 15 14 13 12 11 10 9 1 1 1 1 1 1 1 0 0 ro wo em wf More P канала 2 0 10 ro wo em wf More P канала 2 0 0 ro wo em wf More P канала 2 0 ro wo em wf More P канала 2 </td <td>31 30 29 28 27 26 25 24 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 Homep канала 2 Homep канала 7 Homep канала 7 15 14 13 12 11 10 9 8 1 1 1 1 1 1 1 0 0 ro wo em wf</td> <td>31 30 29 28 27 26 25 24 23 1 1 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 Homep канала 1 Bpems Bpems Bpems 0 0 Homep канала 2 Bpems Bpems 15 14 13 12 11 10 9 8 7 1 1 1 1 1 1 1 1 1 0 0 ro wo em wf wf wf</td> <td>31 30 29 28 27 26 25 24 23 22 1 1 1 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 1 1 1 0 0 0 0 0 0 0 0 1</td> <td>31 30 29 28 27 26 25 24 23 22 21 1 1 1 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 1 1 1 1 0 0 0 0 0 0 0 1 1 1 1 0 0 Homep канала 2 Bpems прихода сип Bpems прихода сип 0 0 Homep канала N Bpems прихода сип 15 14 13 12 11 10 9 8 7 6 5 1 1 1 1 1 1 1 1 1 1 1 0 0 ro wo em wf Число сло Число сло Brems Bpems Bpems 10 1 1 1 1 1 1</td> <td>31 30 29 28 27 26 25 24 23 22 21 20 1</td> <td>31 30 29 28 27 26 25 24 23 22 21 20 19 1</td> <td>31 30 29 28 27 26 25 24 23 22 21 20 19 18 1</td> <td>31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 1</td>	31 30 29 28 27 26 25 24 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 Homep канала 2 Homep канала 7 Homep канала 7 15 14 13 12 11 10 9 8 1 1 1 1 1 1 1 0 0 ro wo em wf	31 30 29 28 27 26 25 24 23 1 1 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 Homep канала 1 Bpems Bpems Bpems 0 0 Homep канала 2 Bpems Bpems 15 14 13 12 11 10 9 8 7 1 1 1 1 1 1 1 1 1 0 0 ro wo em wf wf wf	31 30 29 28 27 26 25 24 23 22 1 1 1 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 1 1 1 0 0 0 0 0 0 0 0 1	31 30 29 28 27 26 25 24 23 22 21 1 1 1 1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 1 1 1 1 0 0 0 0 0 0 0 1 1 1 1 0 0 Homep канала 2 Bpems прихода сип Bpems прихода сип 0 0 Homep канала N Bpems прихода сип 15 14 13 12 11 10 9 8 7 6 5 1 1 1 1 1 1 1 1 1 1 1 0 0 ro wo em wf Число сло Число сло Brems Bpems Bpems 10 1 1 1 1 1 1	31 30 29 28 27 26 25 24 23 22 21 20 1	31 30 29 28 27 26 25 24 23 22 21 20 19 1	31 30 29 28 27 26 25 24 23 22 21 20 19 18 1	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 1		

Таблица 1.

Примечание. Число слов в FIFO – количество принятых частиц в прошедшем временном окне; wf (write full), если 1, – FIFO полное; ет (empty), если 1, – FIFO пустое; wo (write overflow), если 1, – были проигнорированные попытки записи в полное FIFO; ro (read overflow), если 1, – чтение не было закончено до конца нового временного окна; номер временного окна – номер временного окна от начала сигнала *Прием*.

2016

СИСТЕМА НАКАМЕРНОЙ ЭЛЕКТРОНИКИ

Таблица 2.

№	Назначение		14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	Напряжение порогов каналов 0–7		_	_	_	Код порогового напряжения											
2	Напряжение порогов каналов 8—15	_	_	_	—	Код порогового напряжения											
3	Напряжение порогов каналов 16–23	_	_	_	—	Код порогового напряжения											
4	Напряжение порогов каналов 24–31	_	_	—	—	Код порогового напряжения											
5	Напряжение порогов каналов 32–39	_	_	_	_	Код порогового напряжения											
6	Напряжение порогов каналов 40—47	_	_	_	—		Код порогового напряжения										
7	Амплитуда тестового сигнала		_	_	_	Код амплитуды теста											
8	Маска каналов 0–15	м15	м14	м13	м12	м11	м10	м9	м8	м7	м6	м5	м4	м3	м2	м1	м0
9	Маска каналов 16–31	м31	м30	м29	м28	м27	м26	м25	м24	м23	м22	м21	м20	м19	м18	м17	м16
10	Маска каналов 32–47	м47	м46	м45	м44	м43	м42	м41	м40	м39	м38	м37	м36	м35	м34	м33	м32
11	Маска тестовых сигналов 1–6	_	—	_	_	_	—	_	_	—	T6	T5	T4	T3	T2	T1	м48

Примечание. "1" в регистре маски (м0–м48) запрещает прием в этом канале; "1" в регистре маски тестовых сигналов T1–T6 разрешает прохождение сигнала *Penep* на тестовый вход восьмерки усилителей.

Таблица 3.

Параметры	Значение
Число каналов усилителей	48
Чувствительность усилителя, мкА	0.4–2
Задержка усилителя, нс	7-8
Число каналов измерения времени	49
Диапазон измерения времени, мс	до ~16
Дискретность измерения времени, нс	1
Емкость буферной памяти	1024 32-разрядных слова
Мертвое время в канале регистрации, нс	~1000
Время обработки одного канала, нс	232
Токи потребления, А, при напряжении	
+5 B	2.1
-5 B	0.3

Прием пакета длится 300-600 нс. Запись в ЦАП инициируется посылкой пакета в модуль МТ-48 и продолжается 1.6 мкс.

В табл. 3 приведены основные параметры модуля MT-48.

Для обслуживания модулей МТ-48 используется компьютер в ITX форм-факторе. Его связь с компьютером, обеспечивающим обработку и отображение полученных данных, осуществляется по каналу Ethernet.

4. КАНАЛ УПРАВЛЕНИЯ

Канал управления реализован с помощью разветвителя управляющих сигналов РМТ-48. Разветвитель допускает подключение к нему восьми ветвей управления модулями МТ-48. К каждой ветви подключаются шесть плат МТ-48. Таким образом, разветвитель обеспечивает синхронизацию работы 48 блоков сбора информации с детектора, содержащего 2304 канала регистрации.

Структурная схема разветвителя показана на рис. 7. Связь с персональным компьютером осу-



Рис. 7. Структурная схема блока РМТ-48. Г – кварцевый генератор.

ществляется через LPT-порт (разъем X1). Коммутация и разветвление сигналов, принимаемых с LPT-порта, выполняется логикой, реализованной на микросхеме Altera MAX3000ATC100. Выходные сигналы этой микросхемы поступают на преобразователи уровней TTL–LVDS, а затем – в канал управления (разъемы X2–X9). Кварцевый генератор на 25 МГц тактирует работу системы сбора данных. Входной разъем X10 используется для приема сигнала *Тре*, выходной X11 — для вывода сигнала *Тест*.

Сигнал *Сброс* предназначен для сброса логического блока и контроллера USB.



Рис. 8. Структурная схема системы сбора данных мюонного томографа. *У*- усилители-формирователи; $\Pi_0 - \Pi_6 -$ при-емники; *УЧ* – умножитель частоты.

Сигнал *Прием* привязывается к частоте 25 МГц и разрешает прием данных.

Сигнал *Penep* в PMT-48 объединяется по *ИЛИ* с входным сигналом *Трг*.

Сигнал *Режим* определяет режим работы системы. В режиме конфигурирования задаются пороги срабатывания усилителей и содержимое 49-разрядного регистра маски каналов.

Сигнал *Tecm* — тестовый сигнал, подается в кабель и на выходной разъем X11.

5. ПОСТРОЕНИЕ СИСТЕМЫ СБОРА ДАННЫХ НА ОСНОВЕ МОДУЛЕЙ МТ-48

Структурная схема системы сбора данных мюонного томографа приведена на рис. 8. Она содержит 48 плат МТ-48, которые с помощью USBхабов 12 — 1 связаны с компьютером. Для работы с блоками МТ-48 используется компьютер в ITX форм-факторе. Вторая ступень — USB-входы компьютера. Для выработки сигналов управления используется блок РМТ-48, подключаемый к LPTпорту компьютера. Связь компьютера с внешним миром осуществляется по каналу Ethernet.

6. ЗАКЛЮЧЕНИЕ

В рамках контракта с государственной корпорацией "Росатом" была разработана накамерная

электроника для мюонного томографа: модуль МТ-48 для регистрации и оцифровки сигналов, принимаемых от томографа, и разветвитель сигналов канала управления РМТ-48. К настоящему времени изготовлено, настроено и проверено на стенде 50 модулей МТ-48, из которых 48 установлено на томографе. На основе представленной электроники создана система сбора данных томографа с соответствующим программным обеспечением [3], которая позволяет достичь эффективности сбора данных 93%.

Работа выполнена по контракту с государственной корпорацией "Росатом" от 31.05.2013 № Н.4х.44.90.13.1120.

СПИСОК ЛИТЕРАТУРЫ

- Борисов А.А., Боголюбский М.Ю., Божко Н.И., Исаев А.Н., Кожин А.С., Козелов А.В., Плотников И.С., Сенько В.А., Солдатов М.М., Фахрутдинов Р.М., Шаланда Н.А., Ющенко О.П., Якимчук В.И. // ПТЭ. 2012. № 2. С. 5.
- CY7C68001 EZ-USB SX2 High-Speed USB Interface Device. Cypress Semiconductor Corporation, 2003. Document #:38-08013 Rev. D.
- Плотников И.С., Борисов А.А., Божко Н.И., Кожин А.С., Козелов А.В., Марков Д.С., Фахрутдинов Р.М., Шаланда Н.А., Ющенко О.П., Якимчук В.И. Препринт ИФВЭ 2015-14. Протвино, 2015.